

FUNDAMENTOS DE AUDIO DIGITAL I

La evolución tecnológica ha permitido conseguir una mayor perfección en el almacenamiento y la reproducción del sonido. En electrónica se distinguen dos tipos de señales básicas: analógicas y digitales.

Las **señales analógicas** pueden presentarse de diversas formas, correspondientes a señales alternas que se caracterizan por tomar infinitos valores en el tiempo; es decir, *son aquellas que cambian de magnitud (tensión, corriente) continuamente*. Sin embargo, una **señal digital** tiene un número finito de valores y varía de magnitud por intervalos.

La electrónica digital se ha impuesto sobre la analógica en aquellos campos en los que la solución a una aplicación concreta puede efectuarse de ambas formas. Además, su aplicación ha mejorado los sistemas y los productos ya existentes en el mercado, y ha dado lugar al desarrollo de otros nuevos que antes no era posible construir.

La utilización, la aplicación y la proliferación de estas nuevas técnicas de los circuitos digitales es debido, en gran medida, a la enorme analogía con nuestras mentes, ya que utilizan de forma continua la lógica para

resolver problemas, tomar decisiones y almacenar información en la memoria, además de otros procesos. A todo esto hay que añadir las ventajas que ofrece la amplia gama de los dispositivos digitales frente a los analógicos, como mayor inmunidad al ruido, elevada densidad de integración (VLSI), mayor estabilidad, además de un gran avance de los microprocesadores y unos costes mucho más reducidos.

Los nuevos sistemas de reproducción y grabación digital del sonido utilizan nuevas tecnologías que no están contenidas en los procesos de audio analógico que hemos tratado. Estas tecnologías se basan en nuevos conceptos fundamentales, como el muestreo, la cuantificación y la codificación.

En la práctica, la aplicación de estas nuevas tecnologías no está exenta de errores en los procesos de tratamiento de la información y queda limitada por las características intrínsecas de los dispositivos empleados. Sin embargo, los posibles fallos pueden minimizarse gracias a los sistemas de protección y corrección contra errores que continuamente se encuentran evolucionando, que ya estudiaremos.



1. MUESTREO DE UNA SEÑAL

Como sabemos, la señal de audio varía continuamente en el tiempo y para convertirla en una señal digital es necesario que pase por un proceso llamado **muestreo**, que consiste en obtener una serie de muestras o datos de una señal analógica en unos instantes de tiempo determinados. El tiempo transcurrido entre una muestra y otra es constante. La periodicidad con la que se obtienen esas muestras se denomina **período de muestreo** e influirá en la reconstrucción posterior de la señal analógica tratada.

En la Figura 1.a se muestra el proceso básico seguido por una señal analógica de audio para ser convertida en una secuencia de sus muestras. A estas secuencias de muestras obtenidas las denominamos señal modulada por amplitud de pulso, señal PAM de forma abreviada (*Pulse Amplitud Modulation*). Si observamos el proceso de muestreo, éste produce pulsos cuya am-

plitud es analógica. Es como si en este proceso un tren de impulsos de amplitud constante hubiera sido modulado por una señal de entrada.

El proceso de muestreo lo podemos describir con detalle en la Figura 1.a, ya que tiene una similitud con la carga y la descarga de un condensador a través de un conmutador. Vamos a imaginar lo que sucede al introducir por la entrada de un circuito de conmutación una señal de audio, estando éste controlado por una señal de muestreo. Cuando la señal de muestreo actúa sobre el interruptor S_1 cerrándolo en el tiempo inicial (t_0) y con el interruptor S_2 abierto, la magnitud que en ese instante tenga la señal de audio presente en la entrada cargará al condensador C_1 . Posteriormente, en el instante de tiempo (t_1), el interruptor S_1 se abre y durante un tiempo el condensador se mantiene cargado, rete-

niendo así la magnitud de la muestra de la señal de audio tomada. A continuación, en el instante de tiempo (t_2) el interruptor S_2 se cierra, descargándose así el condensador.

Los interruptores se mantienen en esta posición hasta el próximo ciclo de muestreo (t_3), donde se vuelve a repetir el proceso descrito con anterioridad y se obtienen así varias muestras de la señal de audio. A los circuitos que se comportan como éste se les denomina circuitos de **muestreo y retención**, de forma abreviada, *SH (Sampling and Hold)*.

En la señal PAM de la Figura 1.a es evidente que la señal de audio original muestreada está contenida en la envolvente de los pulsos de voltaje de esta señal. Para obtener posteriormente la información de audio que envuelve a la señal PAM, se hace pasar ésta por un filtro paso-bajo, que consiga eliminar la señal portadora, de tal forma que se consiga obtener sólo su envolvente en la salida, consiguiendo la señal de audio original muestreada.

Como ya indicamos, para obtener una señal PAM como la que podemos observar en la Figura 1.a, el tiempo entre una muestra y otra de la señal de audio muestreada debe ser constante. Es el **tiempo de muestreo**, T_s (*sampling time*) y la frecuencia que representa su valor inverso se llama **frecuencia de muestreo**, F_s (*sampling frequency*).

Los circuitos de muestra y retención más habituales son aquellos que utilizan un conmutador analógico (conmutador JFET) y un condensador de alta capacidad, seguido de un amplificador separador (seguidor de tensión) como el mostrado en la Figura 1.b.

El proceso sufrido por la señal PAM para obtener la señal de audio muestreada es similar al descrito en las Unidades de radio sobre la detección de la señal de AM, cuando ésta es detectada y filtrada posteriormente por un filtro paso-bajo para obtener así la información de la señal de audio que modulaba la señal portadora de radiofrecuencia.

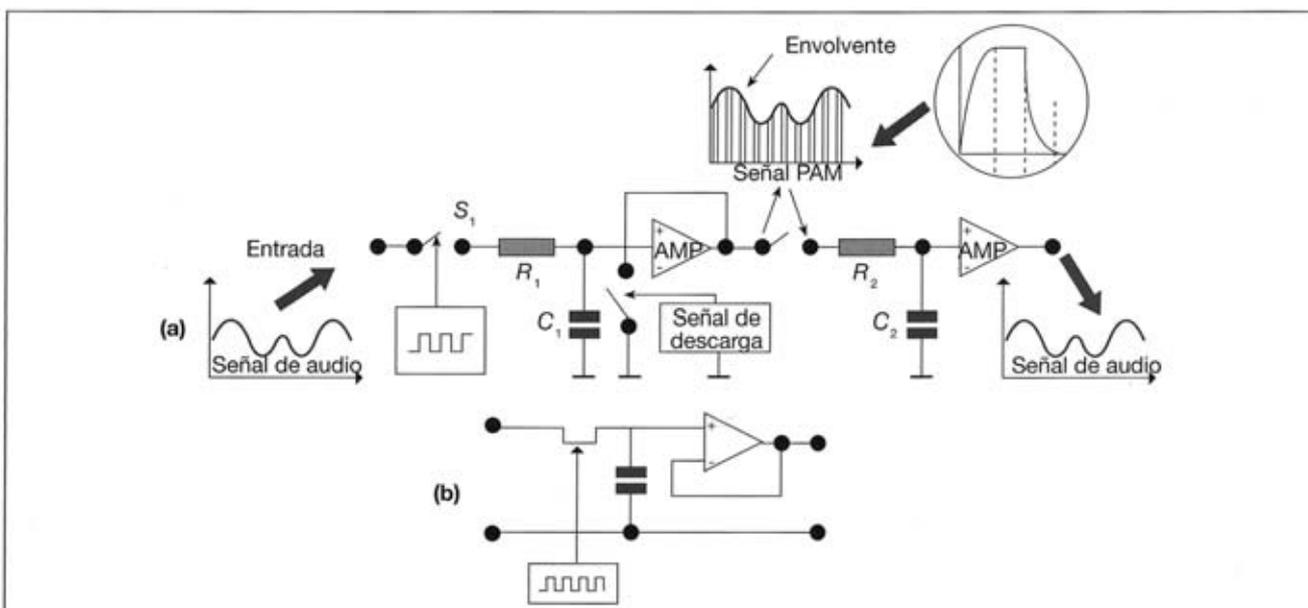


Figura 1. a) Sistema de conversión de las señales analógicas a digitales. b) Circuito básico de muestreo y retención que utiliza un conmutador JFET controlado por la frecuencia de muestreo.



2. ELECCIÓN DE LA FRECUENCIA DE MUESTREO

En la Figura 2.a se observa intuitivamente cómo una frecuencia de muestreo es adecuada para transmitir la forma de onda a muestrear. Mientras en la Figura 2.b se ve un problema que denota que la forma de onda a muestrear tiene una frecuencia diferente y produce una forma de onda errónea, distinta a la original. Es lo que se conoce como *efecto alias* (ruido extraño) y hay que evitarlo a toda costa.

Podría ocurrir también que dos señales analógicas diferentes tuvieran las mismas muestras obtenidas, partiendo de un mismo período de muestreo (Figura 2.a). Este problema ocasionaría que ambas señales fueran tratadas de igual forma, con el consiguiente error.

Como sabemos, el número de muestras que se toman está controlado por la frecuencia de muestreo y, cuanto más elevada sea esta frecuencia, más muestras

tomaremos. Por tanto, para que la señal PAM sea representativa, deberemos tener un número de muestras considerable que refleje el valor adecuado de la señal de audio a muestrear. Así sería mucho más difícil la coincidencia de dos señales al tomar sus muestras, pues al tomar más porciones de las señales analógicas de audio en el mismo tiempo se tendrían más muestras de valores no coincidentes de ambas señales.

Por tal motivo, deberemos establecer el valor de la frecuencia de muestreo más adecuado, para lo cual realizaremos algunos experimentos prácticos que nos llevarán a obtener dicho valor.

En la Figura 3.a se representa el muestreo de una señal de audio de 20 kHz por una señal de 160 kHz, en ella se puede observar que la forma de onda de la envolvente de la señal PAM es bastante semejante a la señal de audio original. Lo mismo sucede en la Figura 3.b, donde se puede observar cómo la misma señal de audio de 20 kHz es muestreada ahora por una señal de 80 kHz, de nuevo nos da una señal envolvente de la señal PAM que es semejante a la señal de audio original. Si seguimos bajando el valor de la frecuencia de la señal de muestreo, en este caso hasta 40 kHz, otra vez obtendremos una señal que envuelve a la señal PAM, que sigue siendo bastante semejante a la señal de audio muestreada (Figura 3.c).

Pero si la frecuencia de la señal de muestreo la seguimos bajando, en este caso hasta valores próximos a

la señal de audio 29 kHz, la forma de onda de la envolvente de la señal PAM aparenta que tiene una frecuencia de 9 kHz y difiere de la señal original de audio, y se origina una frecuencia nueva, inexistente en la señal de audio original a muestrear (señal errónea) (Figura 3.d). Si seguimos con nuestra experiencia y hacemos que la señal de muestreo sea igual o inferior a la frecuencia muestreada, obtendremos de nuevo unas señales que envuelven a la señal PAM y que difieren de la señal original de audio muestreada.

De todas las experiencias realizadas llegamos a la conclusión de que la envolvente de la señal PAM resultante sólo mantiene la frecuencia de la señal original de audio a muestrear si la frecuencia de muestreo es igual o superior a 40 kHz. Observamos, pues, que para frecuencias de muestreo inferiores a 40 kHz, la frecuencia aparente de la señal envolvente de la señal PAM cambia al variar la frecuencia de muestreo. A estas frecuencias aparentes, no contenidas en la señal original de audio, las llamamos **frecuencias seudónimas** (*alias frequency*) y tendremos que evitarlas.

Aunque la operación de muestreo sobre la señal de audio parece introducir una modificación bastante drástica de la señal de entrada muestreada (puesto que no atiende los cambios de señal que ocurren entre los tiempos de muestreo), puede demostrarse que en principio el mismo proceso de muestreo no quita nada de la información con-

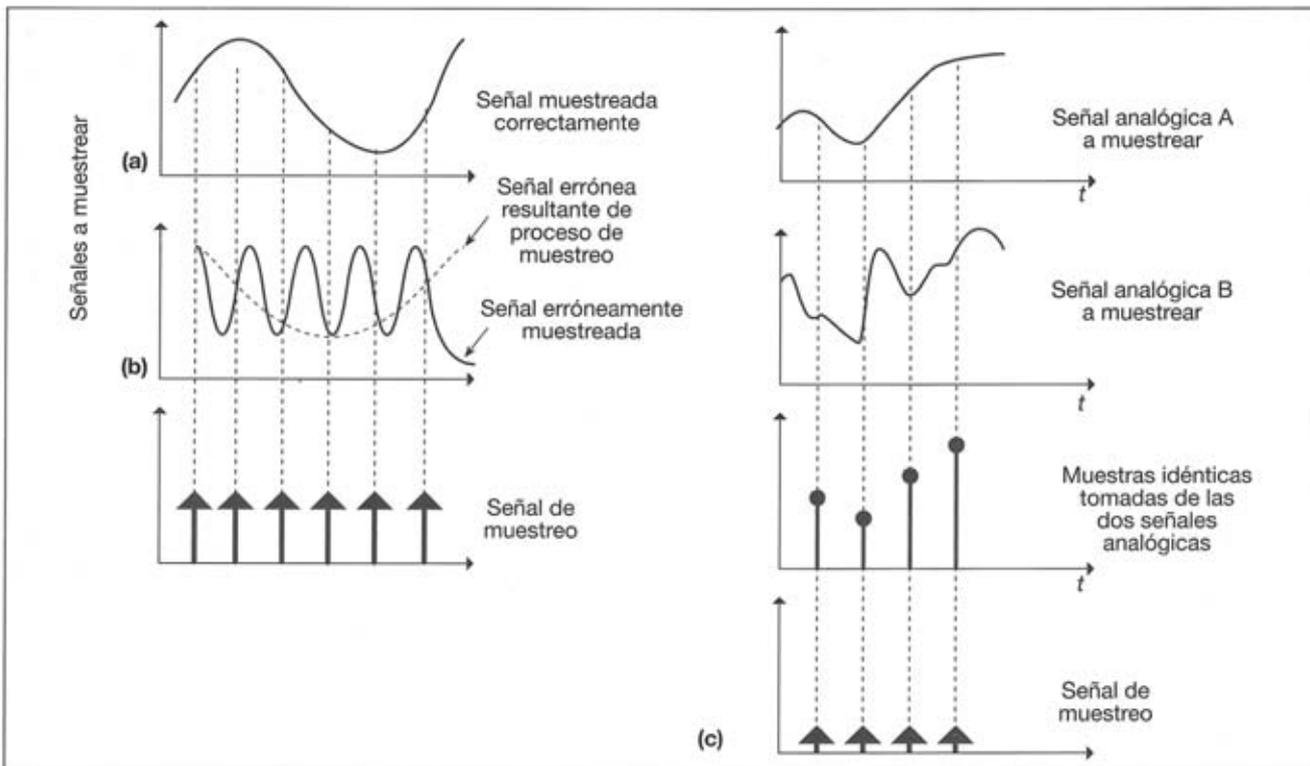


Figura 2. a) La señal de muestreo tiene una frecuencia adecuada para obtener la señal original muestreada. b) La frecuencia de muestreo es inadecuada y en la reconstrucción de la señal muestreada se produce una forma de onda errónea (efecto alias). c) Muestras iguales obtenidas con la misma frecuencia de muestreo de diferentes señales analógicas.

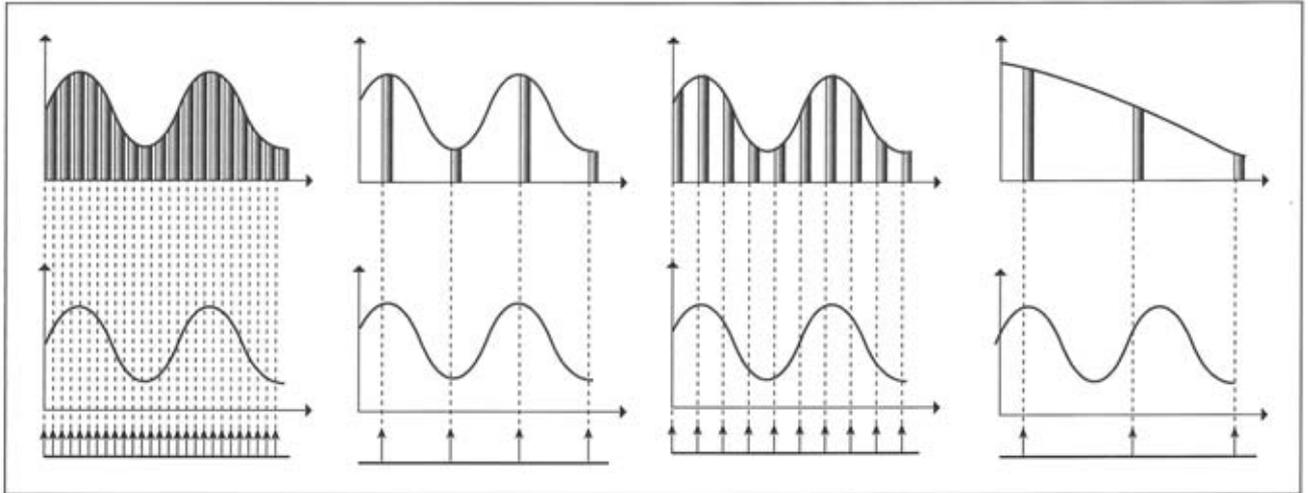


Figura 3. Proceso experimental para obtener la frecuencia de muestreo más adecuada. Partiendo de una señal de muestreo variable sobre una señal de audio constante de 20 kHz, se obtienen diferentes señales PAM que tienen que contener las propiedades de la señal analógica original muestreada.

tenida en la señal de audio, siempre que la frecuencia de muestreo sea al menos dos veces superior que la frecuencia más alta contenida en la señal de audio original.

Esta conclusión, llamada **teorema de muestreo** o **criterio de Nyquist**, establece que para que una señal original analógica pueda ser recuperada de su correspondiente señal PAM, la frecuencia de muestreo deberá ser mayor que el doble de la máxima frecuencia contenida en la señal analógica a muestrear.

Puede que esta conclusión resulte complicada. Realmente su interpretación es muy sencilla y puede comprenderse cuando consideramos los dominios de la frecuencia y del tiempo de las señales de entrada y de salida, que pasamos a describir.

Cuando consideramos una señal de entrada analógica $V(t)$ en el dominio del tiempo que tiene una frecuencia máxima $F_{máx}$, su espectro de frecuencia puede tener cualquier forma entre 0 Hz y su $F_{máx}$ (0-20 000 Hz en la señal de audio) (Figura 4.a).

Pero si la señal pasa por un proceso de modulación en amplitud de pulso (PAM) mediante una señal de muestreo $s(t)$, que consiste en capturar a la frecuencia de muestreo (f_s) una serie de muestras correspondientes de la señal de entrada analógica (Figura 4.b), obtendremos el espectro de los pulsos de muestreo modulados que podemos observar en la Figura 4.c.

La primera marca en el dominio de la frecuencia corresponde a la frecuencia de muestreo (f_s), pero dado que las muestras son infinitesimalmente cortas en duración, el espectro es infinito y consiste en repeticiones del espectro modulado alrededor de los múltiplos de la frecuencia de muestreo $2f_s$, $3f_s$, etc. Matemáticamente, el proceso de muestreo es equivalente a una multiplicación de $V(t) \times s(t)$ (Figura 4.c).

Como se ha indicado, la amplitud de la señal de entrada $V(t)$ modula los impulsos de muestreo, produ-

ciendo, como era de esperar, bandas laterales superiores e inferiores alrededor de los múltiplos de la frecuencia de muestreo (ver el dominio de la frecuencia en la Figura 4.c).

En la Figura 5 podemos observar cómo se ha reducido excesivamente la frecuencia de muestreo, con lo que aparece una zona de solapamiento (sombreada) entre la banda de la respuesta fundamental (0-20 000 Hz) y las bandas laterales, de donde se deduce que f_s ha de ser mayor que $2 \times F_{máx}$. Si no fuera así, el espectro fundamental solaparía a la parte modulada del espectro y, como consecuencia, sería inseparable de ésta y produciría frecuencias aleatorias, es decir, el efecto alias.

De lo expuesto anteriormente se deduce que la elección de la frecuencia de muestreo es muy importante. En primer lugar, la selección de una frecuencia de muestreo demasiado alta aumentaría los costes de los equipos considerablemente. Además, puesto que no existen filtros de corte ideales, tiene que incorporarse cierto margen de seguridad para evitar que las frecuencias de más de $1/2$ de f_s pasen por el filtro con una atenuación insuficiente.

Para evitar que la señal de audio muestreada no contenga componentes armónicas superiores a los 20 kHz, antes de muestrear la señal de audio se requiere un filtro paso-bajo con una fuerte pendiente que evite el paso de los armónicos no deseados de la señal de entrada por encima de la mitad de la frecuencia de muestreo (Figura 6), donde se requiere un rizado pequeño en el paso de banda bajo y una atenuación elevada sobre la frecuencia de corte. En la práctica, se utiliza un filtro de séptimo u octavo orden. Si no se hace esto, el fenómeno alias producirá componentes de distorsión no eliminables.

En el caso de los compact disc, los implantadores del sistema estándar han acordado una frecuencia de muestreo de 44.1 kHz.

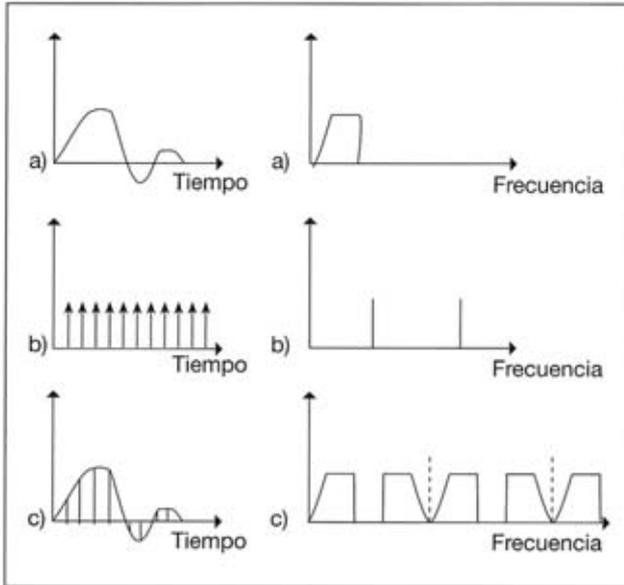


Figura 4. Representación de las señales en los dominios del tiempo y de la frecuencia del proceso de muestreo. **a)** Dominio del tiempo. **b)** Dominio de la frecuencia.

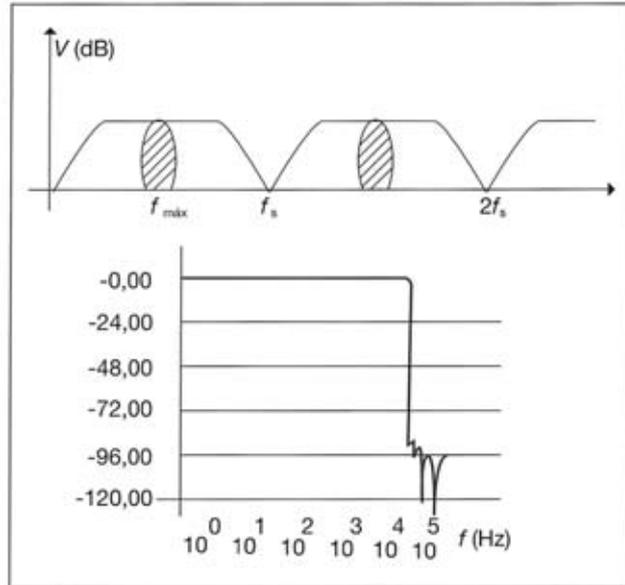


Figura 5. Principio de solapamiento entre la frecuencia de audio a muestrear y la frecuencia de muestreo, introduciéndose ruidos extraños (efecto alias).



3. EL PROCESO DE CUANTIFICACIÓN Y CODIFICACIÓN

Hasta aquí hemos estudiado el proceso previo por el que ha de pasar una señal analógica para transformarse en digital. Este proceso consiste en el muestreo y la retención, pero incluso después de estos procesos de la señal de audio todavía nos hallamos en el dominio analógico.

El paso definitivo al campo de las señales digitales es realizado por el proceso de la cuantificación y la codificación, es decir, pasar del número teóricamente infinito de amplitudes a uno finito. Este proceso de cuantificar consiste en medir las muestras de amplitud de la señal PAM obtenidas de la señal analógica original de audio y registrarlas a medida que van apareciendo mediante números binarios, es decir, representarla en valores digitales.

Para realizar este proceso habrá que limitar el número de los valores que deban tomarse de la señal analógica mediante la señal de muestreo y todos los valores tomados tendrán que ser asignados a un número digital en binario.

Durante este proceso es imposible obtener unos valores digitales que se correspondan exactamente con la señal analógica muestreada, ya que, mientras que esta señal toma durante su variación en el tiempo infinitos valores, la señal digital presenta un número finito y discreto de combinaciones. Esto quiere decir que se le asigna un mismo valor a todas las señales analógicas cuya amplitud se encuentre comprendida dentro de un

mismo intervalo de decisión, como ya estudiaremos (Figura 7.a).

Supongamos que vamos a cuantificar una señal analógica que cambia constantemente de magnitud y sentido de polaridad en el tiempo. En este caso vamos a utilizar para codificar los distintos valores analógicos el sistema de codificación de complemento a 2, en el cual los valores positivos son indicados por el código natural binario, mientras que los valores negativos son representados complementando simplemente los códigos positivos (es decir, cambiando el estado de todos los bits y sumándole un 1 al bit menos significativo). En tal caso, el bit más significativo se utiliza como bit de signo, en general, siempre es 0 para valores positivos y 1 para los valores negativos.

Luego, podemos definir la **cuantificación** como el *proceso mediante el cual todas las muestras obtenidas de una señal analógica que se encuentren dentro de un mismo intervalo de decisión se representan con un mismo valor.*

La cuantificación elegida determina la distorsión que va a ser introducida por el sistema, ya que en este proceso, al existir una aproximación de la señal muestreada, se producirá un error de cuantificación, debido a que a los distintos valores de la señal muestreada se les asigna un único nivel de salida. Este error que se introduce en el sistema surge de la diferencia entre la señal original muestreada y la señal reconstruida durante el proceso de cuantificación.

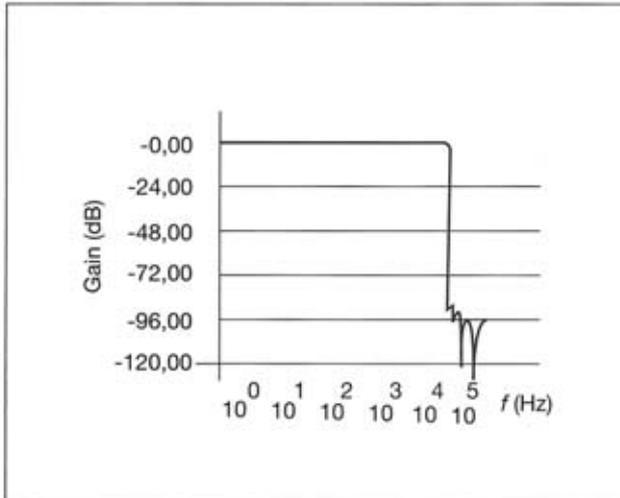


Figura 6. Características del filtro anti-alias.

Además, la cuantificación va a determinar el código binario que se va a utilizar para transmitir, porque, en función del número de intervalos que obtengamos en el proceso de cuantificación, existirá una palabra que tendrá un mayor o menor número de bits, acorde a los intervalos de decisión que obtengamos. Por tanto, una vez que tenemos el código binario para codificar la señal, podemos determinar el número de intervalos finitos de decisión que tenemos para cuantificar los diferentes valores que toma la citada señal analógica. Se cumple la expresión:

$$N = 2^n - 1,$$

donde N es el número de valores o intervalos de decisión y n es el número de bits que tendrá la palabra.

Por tanto, la señal muestreada debe ser cuantificada, esto es, la máxima amplitud que pueda alcanzar se divide en un número de valores de decisión o intervalos de codificación que determinarán las combinaciones posibles que pueda tomar la palabra binaria sumándoles 1.

Para cuantificar las diferentes muestras tomadas en nuestro ejemplo, tenemos ocho palabras binarias de tres bits, de donde:

$$2^3 = 8 \text{ y } 2^3 - 1 = 7 \text{ valores de decisión,}$$

donde cada muestra de la señal analógica tiene un límite denominado valor de decisión (que consiste en redondear el valor real de la señal analógica al valor cuantificado más próximo) y todas las muestras que se encuentren entre dos intervalos de decisión serán consideradas como un mismo valor binario. Si, por ejemplo, tomamos la muestra M_3 , cuyo valor está comprendido entre los valores de decisión V_5 y V_6 , ésta aparecerá representada por un determinado número binario, que en este caso será **0110**. El bit de mayor peso es el bit del signo y el resto indicará la magnitud de la muestra tomada, por lo que al ser este bit 0, será positivo. La diferencia entre ambos valores, es decir, entre el valor real y el valor cuantificado, se experimenta en forma de ruido, que hemos denominado error de cuantificación. Este error se superpone en todo momento a la información (Figura 7.a).

Si de nuevo realizamos el cuantificado de la señal muestreada, pero utilizamos para ello una palabra de

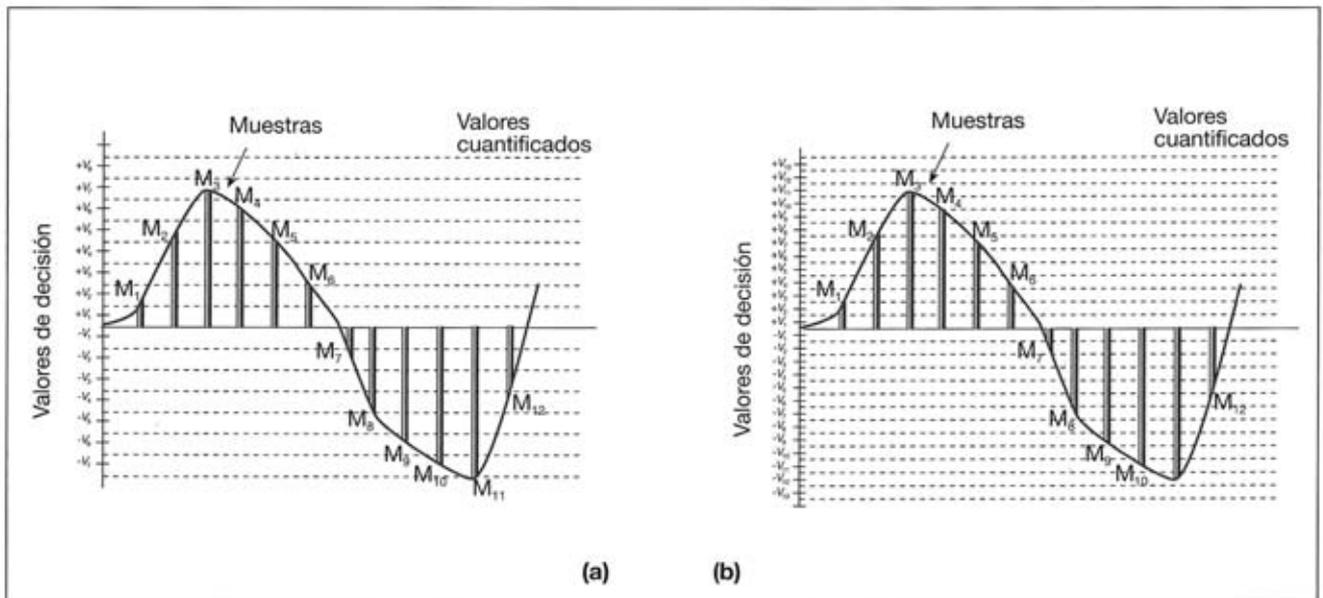


Figura 7. a) Cuantificación de muestras de una señal analógica para un código simétrico binario de tres bits más el bit de signo. b) Cuantificación de muestras de una señal analógica para un código simétrico binario de cuatro bits más el bit de signo.

mayor número de códigos binarios, en este caso 4 bits, el número de códigos binarios será:

$2^4 = 16$ y obtendremos $2^4 - 1 = 15$ valores de decisión;

si procedemos con el mismo criterio, podemos observar en la Figura 7.b que el error de cuantificación ha quedado reducido, al existir más intervalos de decisión.

Por ello, podemos deducir que un mayor número de códigos binarios disponibles para este propósito, más tomas de muestreo y el menor intervalo entre ellas, conduce a una reducción del ruido de cuantificación.

Por tanto, se puede definir la **codificación** como el proceso mediante el cual se asigna un código digital a cada uno de los niveles que entrega el dispositivo cuantificador.

Entre los diferentes códigos utilizados (unipolares y bipolares), en audio digital se suelen utilizar los bipolares, ya que dan información sobre la magnitud y el signo de la señal, a diferencia de los unipolares que sólo informan de la magnitud.

Por las limitaciones físicas de los dispositivos em-

pleados en audio digital, relacionadas con sus costes, se ha definido el empleo de una palabra de 16 bits.

Para el cálculo de la relación señal-ruido (S/R) entre la máxima señal que admite el cuantificador y el error de cuantificación que se introduce, se utiliza la expresión siguiente:

$$S/R = 20 \log N + 1,76 \text{ dB},$$

donde N es igual al número de códigos disponibles.

Para el sistema del compact disc tenemos: $N = 2^{16}$, ya que un código contiene 16 bits (dígitos binarios). Esto quiere decir que la máxima amplitud posible de la señal analógica se divide en 65 535 combinaciones binarias, lo que da una relación señal-ruido de:

$$S/R = 20 \log 2^{16} + 1,76 = 98 \text{ dB}.$$

Desde el punto de vista práctico, hay que tener en cuenta que el hecho de incorporar un bit más al sistema doblará el número de combinaciones posibles ($2^8 = 256$, $2^9 = 512$), por ello podemos redondear afirmando que mejoramos la relación señal/ruido en 6 dB.



4. CUANTIFICACIÓN UNIFORME

Si los niveles de cuantificación, que denominaremos Q , son todos iguales, estamos en lo que se denomina cuantificación uniforme o lineal. Por tanto, la cuantificación radica en asignar a cada muestra tomada de la señal analógica de audio un valor discreto entre los establecidos. En la Figura 8.a podemos observar una función de transferencia de un cuantificador lineal de tres bits donde se ve que existen unos niveles fijos de cuantificación de $(-1 - 0,75 - 0,5 - 0,25 - 0 - 0,25 - 0,5 - 0,75 - 1 \text{ V})$. Se aprecia que los valores comprendidos entre dos niveles de decisión consecutivos se asignan al nivel de cuantificación más próximo al valor de la muestra, introduciendo, por tanto, un error de cuantificación en la representación digital de la señal.

Un ejemplo de función de transferencia de un convertidor uniforme de tres bits aparece representado en la Figura 8.b, donde se observan las distintas palabras de salida (con tres bits, donde $2^3 = 8$ palabras) en función de la señal de entrada. En el ejemplo se ha supuesto que la máxima tensión que el convertidor admite es de 0 a 2 V, siendo el valor de los niveles de decisión igual:

$$Q = 2 \text{ V} / 8 = 0,25 \text{ V}$$

Igualmente, en la Figura 8.c se representa una

cuantificación de niveles con su error característico de cuantificación, que queda representado por la diferencia entre la característica en escalera (señal cuantificada) de la función de transferencia y la línea recta de trazos que representa la señal analógica.

Como podemos observar, en todo proceso de cuantificación existe un error, puesto que una señal digital con un número finito de niveles (2^n) no puede representar perfectamente a una señal analógica que es capaz de tomar un número infinito de valores. El error es mayor en los niveles de decisión y nulo en el punto medio del escalón de cuantificación (Figura 8.c).

El error que se produce se denomina error de cuantificación y depende del tamaño del escalón en que se divide la escala de señales, que denominaremos niveles de cuantificación, representados en general por la letra Q .

Este error está contenido en la señal digital, ya que al recuperar posteriormente la señal analógica, ésta diferirá de la original en la magnitud de error. Por tanto, el error de cuantificación es la diferencia entre el valor real de la muestra tomada y el que le asigna el cuantificador para representarla.

Una de las características fundamentales del error de cuantificación es que el error que se introduce en cada muestra depende de la amplitud del intervalo de

cuantificación Q , de tal forma que cuanto menor sea éste, menor será el error introducido. En definitiva, el error de cuantificación se produce por un redondeo que se introduce en la conversión, por lo que el valor máximo de éste en cada muestra será de $\pm Q/2$ V.

En los ejemplos que vamos a tratar, la palabra consta de tres o cuatro bits, ya que a escalones mayores les es-

taremos asignando un mismo valor a más niveles de la señal analógica y, por tanto, el error será mayor. De lo que se deduce que, si aumentamos el número de niveles de cuantificación, se reducirá el tamaño de los escalones y, en consecuencia, al tener menos niveles de señal analógica con el mismo valor, el error de cuantificación también se verá reducido (Figura 9.a y b).

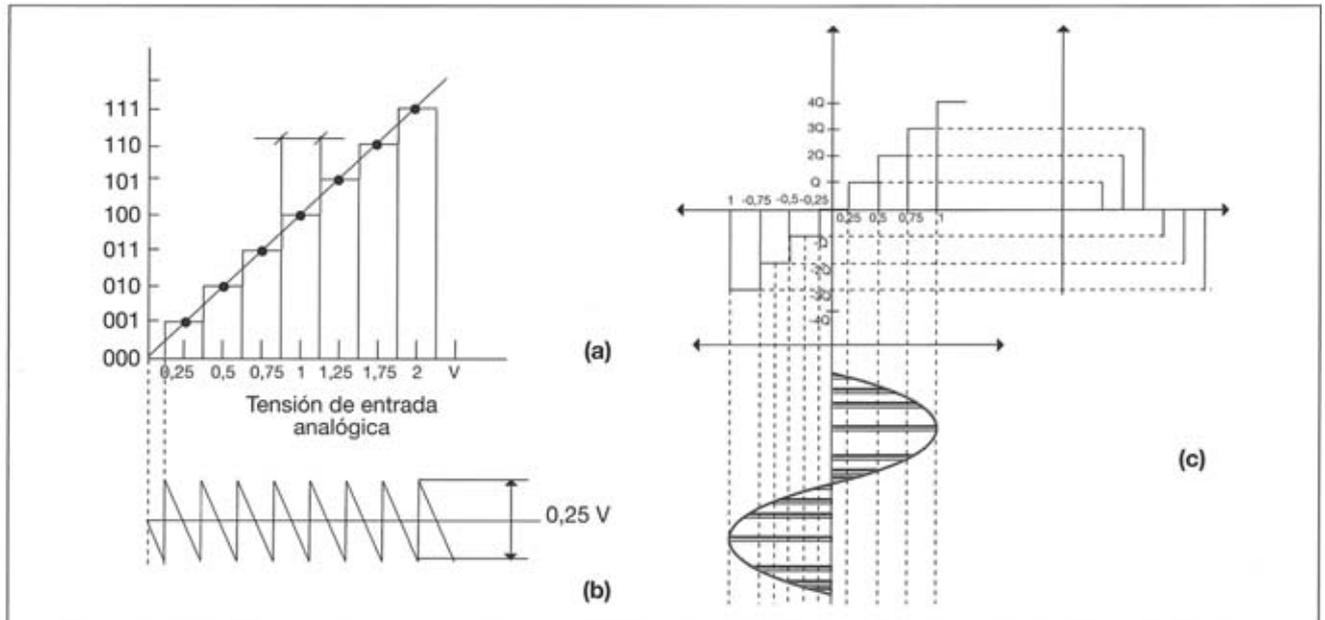


Figura 8. a) Función de transferencia de un cuantificador. b) Curva de tres bits de la función de transferencia. c) Error de cuantificación.



5. LOS CONVERTIDORES ANALÓGICOS-DIGITALES (A/D)

Como ya se comentó, la conversión de una señal analógica en digital requiere tres procesos: muestreo-retención, cuantificación y codificación. Los dos primeros procesos son realizados por los circuitos de muestra y retención ya estudiados, mientras que los dos últimos los lleva a cabo el convertidor analógico-digital (A/D). Efectivamente, el proceso realizado por los convertidores A/D consiste en que, una vez que se ha cuantificado la señal analógica (tensión o corriente) continua de entrada, se transforman en un conjunto discreto de estados de salida proporcionales a la señal de entrada aplicada, para posteriormente codificarla, asignándole un conjunto de bits (palabra o código digital) a cada uno de los estados presentados. Estos números binarios obtenidos a la salida del convertidor A/D pueden tener un número determinado de bits. Pues bien, el conjunto de estos dos procesos (cuantificación y codificación) es la conversión analógico-digital.

La precisión del proceso de conversión analógico-digital depende del número (n) de bits utilizados en la salida por el convertidor.

Un convertidor real funciona de forma óptima cuando el valor cuantificado corresponde al punto medio del intervalo del código binario de salida determinado.

El conjunto de los datos generados por el convertidor A/D recibe el nombre de señal PCM (proceso que convierte las formas de onda de la señal analógica en una serie de pulsos binarios). Este nombre proviene del inglés de *Pulse Code Modulation*, que significa **Modulación por Pulsos Codificados** y se abrevia con las siglas PCM. Podemos afirmar que la señal PCM se obtiene después de los procesos de muestreo-retención, cuantificación y codificación de la señal analógica.

Un convertidor analógico-digital muy utilizado es el ADC0801.

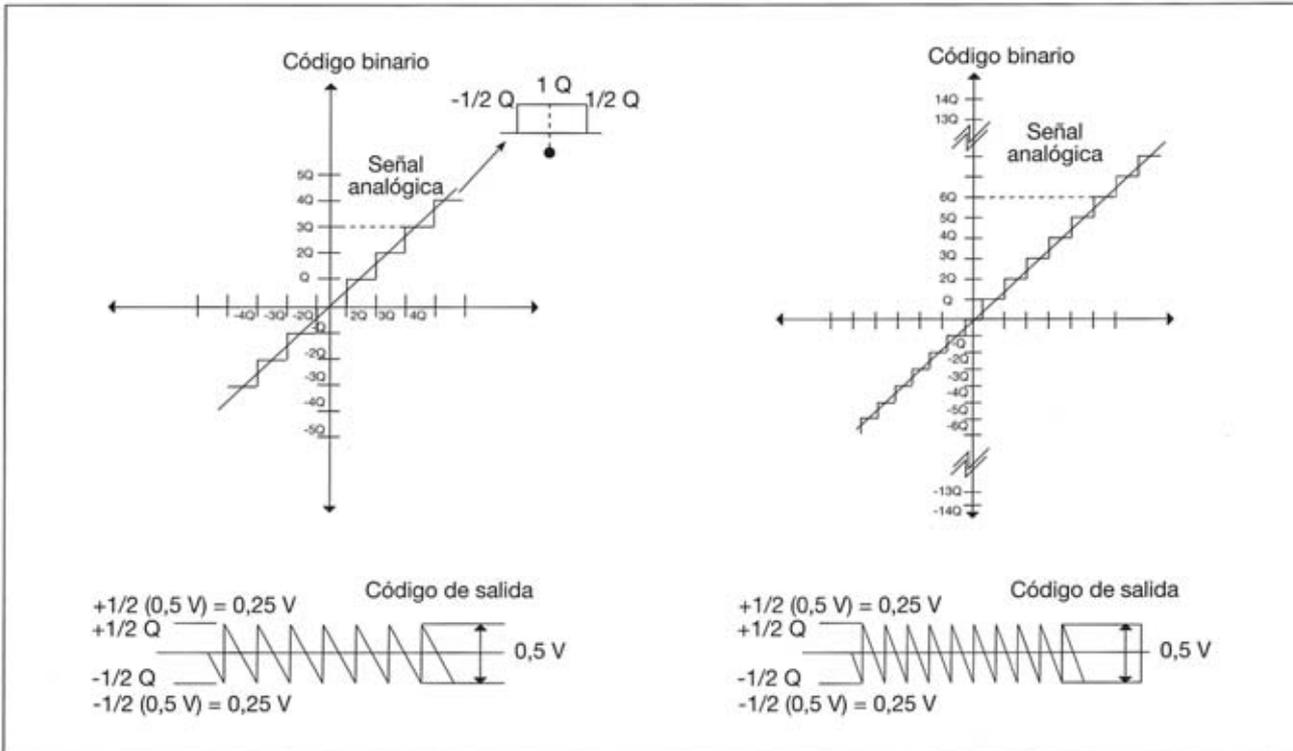


Figura 9. a) Error de cuantificación para un código de tres bits más el bit de signo. b) Error de cuantificación para un código de cuatro bits más el bit de signo.



6. CARACTERÍSTICAS DE LOS CONVERTIDORES ANALÓGICOS-DIGITALES

Entre las características de los conversores A/D destacamos las siguientes:

❑ Resolución

Se refiere al incremento o disminución de tensión necesario para poder modificar el valor del bit de menor peso (LSB).

Este parámetro se calcula mediante la siguiente expresión:

$$R = V_{fs}/2^n,$$

donde R es la resolución (tensión analógica para variar el LSB), V_{fs} expresa el valor a fondo de escala del convertidor, y n , el número de bits utilizados.

Para comprender esta expresión vamos a utilizar como ejemplo un convertidor de A/D de cuatro bits de salida que tiene 2^4 , es decir, que tendrá 16 niveles discretos de salida. Por tanto, el convertidor utilizado con una tensión de referencia de 8 V producirá 16 niveles de tensión de salida entre 0 y 8 V, en intervalos o incrementos de codificación de 0,5 V.

❑ Error de offset

Es el valor de la tensión de salida que hace que la función de transferencia no pase por el origen. El dato a indicar será, pues, la tensión de salida cuando se aplica el código cero a la entrada (000). Se expresa en mV o nA, dependiendo del tipo de salida, o bien como porcentaje del V_{fs} (tensión de entrada a fondo de escala). A veces los circuitos disponen de entradas que permiten ajustar este error de *offset*, al igual que la ganancia, mediante unos potenciómetros exteriores.

❑ Linealidad

Es el error introducido por la máxima desviación de salida de la característica real de transferencia respecto a la teórica o ideal, que estaría representada por una línea recta. En la Figura 23.10 podemos observar un ejemplo de no linealidad para un convertidor de 3 bits. Este parámetro se expresa así:

$$NL = V_{nl}/V_{fs},$$

siendo NL la no linealidad, V_{nl} , la desviación para el peor caso, y V_{fs} , el valor de fondo de escala del convertidor.

Este parámetro se puede expresar en tanto por ciento del valor a fondo de escala o como una fracción del bit menos significativo. Un convertidor deberá ser lineal en menos de $1/2$ LSB, ya que en caso contrario, si para un cierto código de entrada su valor fuera positivo y superior a $1/2$ LSB, a la vez que negativo y de módulo también mayor que $1/2$ LSB para el código siguiente, el convertidor no cumpliría una especificación importante, como es que la salida siempre crece o permanece constante al aumentar el valor de la entrada analógica (Figura 10).

❑ Tiempo de conversión

Es la especificación que se refiere a la cantidad de tiempo necesaria para asociar un valor digital con el valor

de la tensión analógica aplicada a la entrada del convertidor.

❑ Error de cuantificación

Ya hemos hecho referencia al error de cuantificación, ahora vamos a definir este parámetro.

Como el número de valores discretos es acotado y, en consecuencia, su ancho es finito, a la señal de entrada analógica le corresponde, para niveles distintos muy próximos, un mismo código binario, por tanto, aparecen diferencias entre la señal original y la de salida del convertidor. A estas diferencias se les denomina errores de cuantificación. Un convertidor será más perfecto cuantos más escalones tenga su cuantificador.

En la Figura 8.a aparecía este error para el caso de un cuantificador lineal. Pudimos observar que al tratarse de un cuantificador uniforme, el error de cuantificación será cero en el punto medio del escalón, punto donde se cumple que el valor del eje $x = y$.

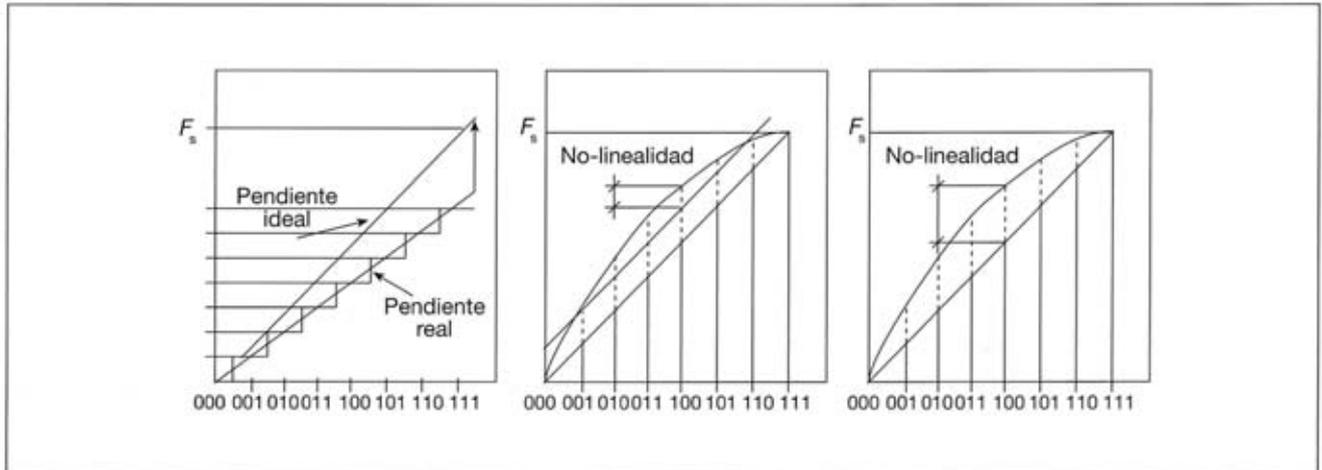


Figura 10. Representación de los errores de linealidad.



7. TIPOS DE CONVERTIDORES ANALÓGICOS-DIGITALES

Cada uno de estos convertidores tiene ventajas e inconvenientes en lo que se refiere a coste, inmunidad al ruido, precisión y velocidad. Como consecuencia, cada tipo de convertidor tiene su propia área de aplicación.

7.1. Convertidor A/D de rampa en escalera

Uno de los convertidores más simples es el circuito de realimentación con contador en escalera que se muestra

en la Figura 11. El circuito consta de un contador binario, un convertidor digital-analógico (D/A), un comparador y circuitería lógica.

Una vez que se ha realizado el muestreo de la señal analógica y se encuentra presente ésta en la entrada del comparador, se aplica un impulso de reposición o puesta a cero (*clear*) al contador binario de ocho bits, de forma que comience la cuenta desde cero. Con el contador puesto a cero, la salida del convertidor D/A también es cero. En este instante, la señal analógica de entrada V_a es mayor que la salida del convertidor D/A (genera-

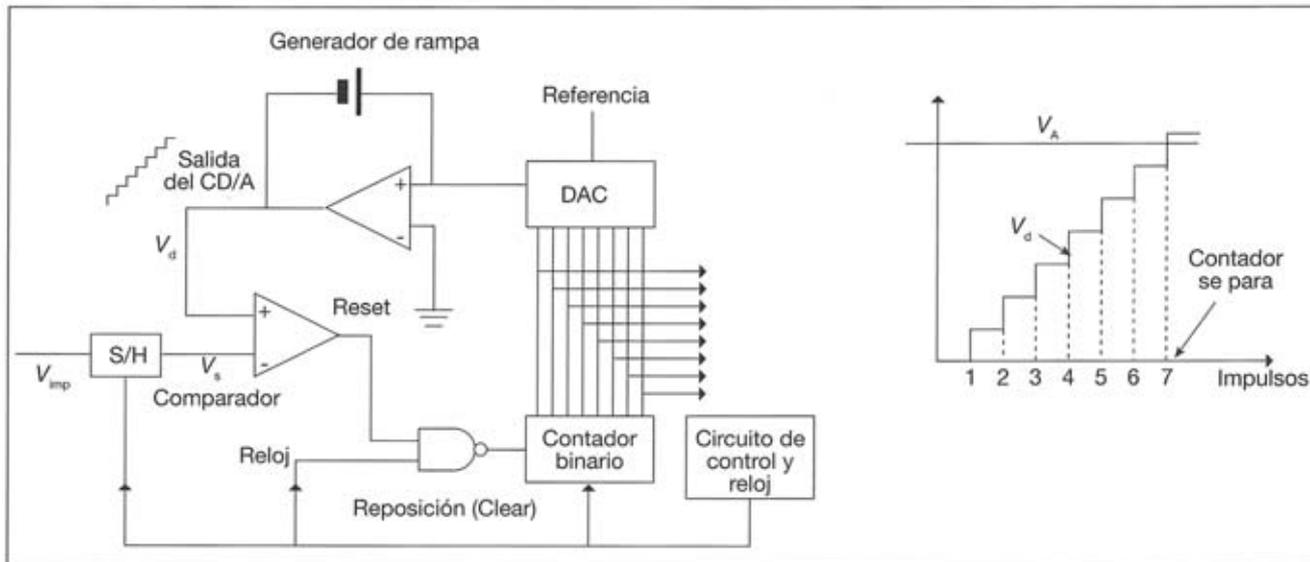


Figura 11. Diagrama de bloques de un convertidor A/D a realimentación en escalera.

por lo que la salida del comparador se encuentra a nivel alto y la puerta NAND está habilitada, permitiendo así que los impulsos de reloj incrementen el contador binario.

Según se incrementa el contador binario, el convertidor D/A genera en su salida una tensión en forma de escalera V_d y, tan pronto como la salida del convertidor iguala o sobrepasa el nivel de señal de entrada analógica V_a , la salida del comparador conmutará a cero su salida inhibiendo así los pulsos del reloj presentes en la puerta NAND. En este instante la conversión y el contador paran, y la salida del contador binario es el equivalente digital de la señal analógica de entrada.

Como se ha visto, el principio es básico, aunque presenta el grave inconveniente de que el contador ha de pasar por todos los estados: desde el inicial hasta que alcance al valor de la señal analógica de entrada. Es decir, que el tiempo de reconversión es proporcional al valor de la señal analógica aplicada a la entrada y a la frecuencia del reloj. Esto indica que los tiempos de conversión serán muy distintos y dependerán directamente del valor analógico de la señal de entrada.

7.2. Convertidor A/D de aproximaciones sucesivas

Una versión mejorada de los convertidores con realimentación a contador en escalera es el convertidor por aproximaciones sucesivas, que utiliza un circuito de control algo más complejo y rápido. Este convertidor trata de acercarse al valor final mediante aproximaciones sucesivas, de ahí su nombre.

La operación es similar a la que se realiza para conocer el peso de un objeto, utilizando para ello unos pesos estándar de valor $1/2, 1/4, \dots, 1/n$ kg. El proceso ló-

gico es comenzar poniendo en una balanza el peso mayor, quitándolo y añadiendo más de los valores menores en sentido descendente según sea el resultado de la comparación con el peso desconocido. Una vez empleado el peso más pequeño ($1/n$ kg), la operación habrá terminado.

La Figura 12.a muestra el diagrama de bloques de un convertidor por aproximaciones sucesivas, que se encuentra formado por un convertidor D/A, un comparador y, en lugar de utilizar un contador binario que alimente al convertidor A/D, se utiliza un registro de aproximaciones sucesivas. Este circuito está constituido por un registro de desplazamiento, que almacenará la combinación digital, y un circuito secuencial de control, cuyo conjunto suele recibir el nombre de registro de aproximaciones sucesivas (SAR). Un impulso de reloj de forma especial, las básculas del circuito SAR.

La Figura 12.b muestra la secuencia de números binarios aplicados al convertidor D/A cuando se inicia la conversión. Éstas son las distintas decisiones que se toman por el comparador según cambian los bits del SAR. Para simplificar este ejemplo se utiliza un convertidor D/A de tres bits y un SAR.

El registro de aproximaciones es inicializado con la combinación 100, lo cual supone explorar si el valor analógico de entrada está por encima o por debajo del valor medio del rango. Si, por ejemplo, V_a es mayor que dicho valor, se investiga dentro de la mitad superior, añadiendo un 1 en la siguiente posición 110. Si aquí se obtiene que V_a es menor que el equivalente analógico de dicho valor digital, se quita el 1 de la segunda posición y se pasa a la siguiente 101. Este proceso finalizará cuando se haya estudiado el comportamiento del bit menos significativo, hecho que se indica a través de la línea de fin de conversión.

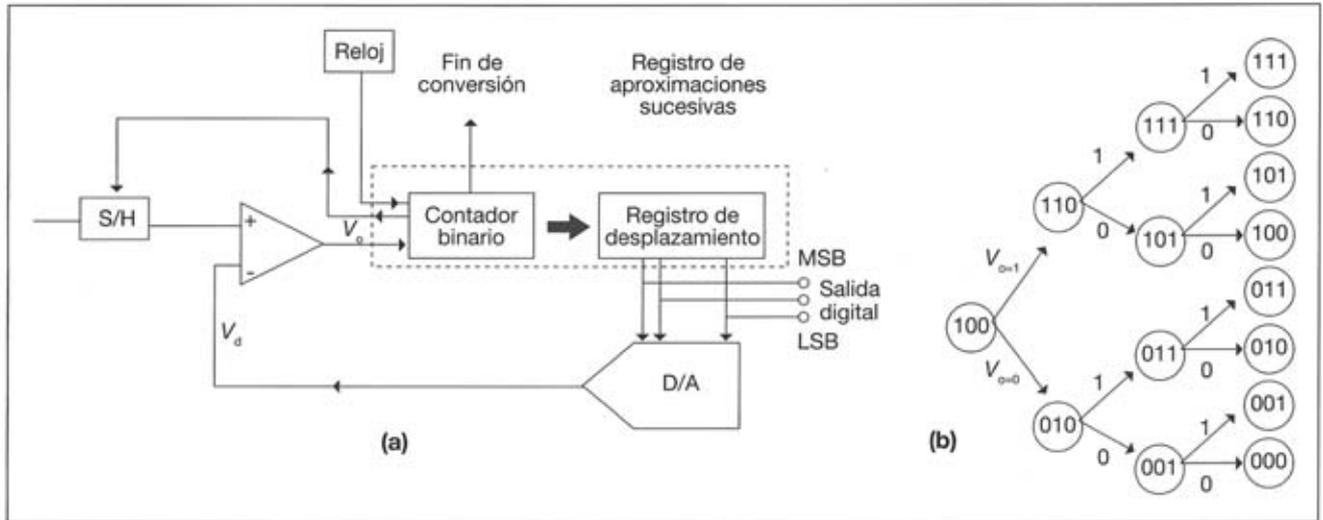


Figura 12. a) Diagrama de bloques de un convertidor por aproximaciones sucesivas. b) Secuencias numéricas posibles de un convertor A/D de tres bits por aproximaciones sucesivas.

Como se puede observar en la Figura 12.b, sólo se necesitan tres impulsos de reloj para alcanzar el valor final (en general, el número de impulsos será igual al de bits de resolución). Además, el tiempo de conversión es fijo, con independencia del tiempo del valor analógico de entrada. Por estas razones, simplicidad y rapidez, este convertidor es de los más utilizados, y se consiguen unas velocidades mayores cuanto más se reduzcan los tiempos de propagación y respuesta de los circuitos internos.

7.3. Convertidor A/D de simple rampa

Este convertidor transforma la tensión analógica de entrada en un período de tiempo (impulso) que es medido mediante un reloj y un contador.

El diagrama de bloques de este convertidor lo podemos observar en la Figura 13.a, donde al recibir la orden de iniciar la conversión (t_1), según podemos ver en las formas de ondas de funcionamiento de la Figura 13.b, al quedar aplicado este pulso en la entrada del circuito de control, dispara al generador de rampa y el convertidor comienza la generación de la rampa y pone a 1 la salida Q del biestable. Este nivel se mantendrá hasta que la rampa supere el nivel de la entrada analógica a convertir (t_2), momento en que la salida del convertidor pasa a estado alto y se activa el *reset* del biestable, que volverá a 0 su salida y, en consecuencia, la entrada de la puerta NAND y el contador dejarán de contar los impulsos de frecuencia del reloj. Por consiguiente, al ser la duración del impulso en la salida del biestable función directa de la tensión de entrada, las salidas del contador serán una representación digital de la misma.

Existen limitaciones para este convertidor. Por una parte, el hecho de que el tiempo de conversión no es fijo, sino que depende del valor de la señal de entrada a convertir. Además, la falta de linealidad del generador de rampa y el *offset* de entrada del comparador de tensión hacen que la duración del impulso no sea la adecuada. Algunas de estas limitaciones son superadas en el convertidor de doble rampa.

7.4. Convertidor A/D de doble rampa

En la Figura 14.a tenemos el diagrama de bloques de este tipo de convertidor, que es el más utilizado en aplicaciones de gran precisión, aunque la velocidad de conversión sea muy baja. Este método está basado en el principio de conversión de una señal analógica de entrada desconocida en un intervalo de tiempo que puede ser medido con un contador digital.

La señal de entrada se aplica mediante un conmutador electrónico al circuito del integrador, compuesto por el primer amplificador operacional y la red RC asociada, durante un tiempo fijo T_1 tiempo que emplea el contador en pasar desde el estado 00...0 hasta que se produce el desbordamiento (*overflow*) en la cuenta, es decir, mientras cuenta 2^n impulsos de reloj. Durante este tiempo, la salida del integrador se va haciendo negativa hasta alcanzar un nivel mínimo $-V$ en el instante T_1 . La inclinación de la rampa depende de la amplitud de la señal de entrada y de la constante de tiempo del integrador. En este instante, la tensión de desbordamiento aplicada al circuito de excitación del conmutador electrónico lo conmuta y provoca la aplicación de una tensión de referencia ($-V_{ref}$) a la entrada del integra-

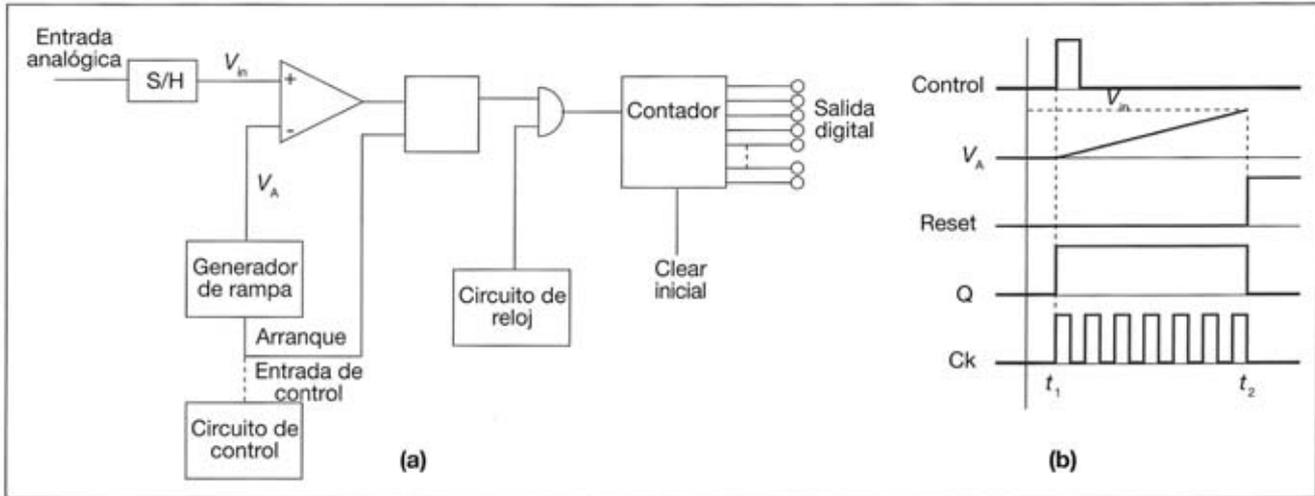


Figura 13. a) Diagrama de bloques de un convertidor de simple rampa. b) Formas de ondas.

dor, lo que permite que la salida de éste tienda a 0 V (Figura 14.b).

Durante el tiempo que dura esta segunda rampa, el contador va contabilizando los impulsos que recibe desde el circuito de reloj. Al pasar la rampa por el nivel de tensión cero, el contador deja de contar, con lo que se obtiene una señal digital proporcional a la tensión analógica de entrada.

Hasta este momento hemos permitido a la señal analógica de tensión desconocida generar una tensión de salida de rampa durante un período fijo de tiempo. Este período de tiempo se designa por T_1 y es igual a la máxima capacidad de cuenta del contador, multiplicada por

el período de impulsos del reloj. En nuestro ejemplo, con los impulsos de reloj que se suceden cada $1 \mu\text{s}$ y una capacidad de cuenta de 1000, hemos permitido integrar la tensión de entrada durante un período de 1 ms. Al final de este período de tiempo, la tensión de salida del integrador es proporcional a la tensión de entrada analógica desconocida.

Posteriormente, la entrada del integrador se conmuta para integrar la tensión de referencia negativa. Por esta razón, la salida del integrador comienza a moverse en dirección hacia el potencial positivo. El contador comienza su cuenta hacia adelante cuando la salida del integrador pasa por cero, la salida del comparador cam-

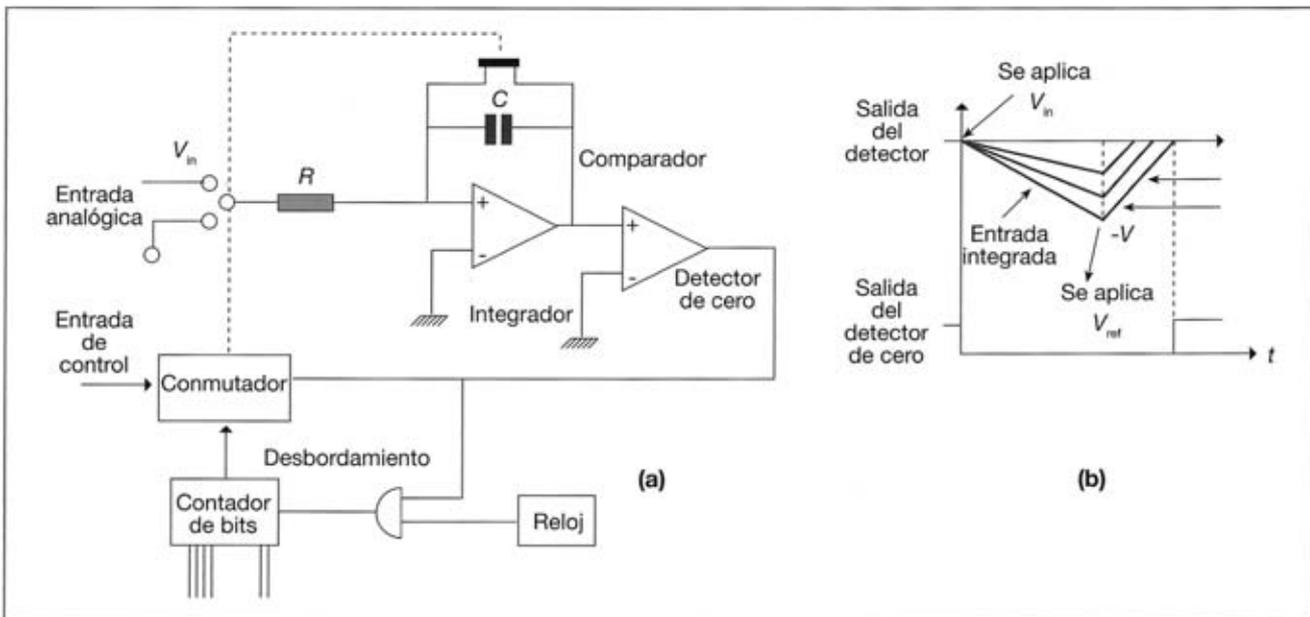


Figura 14. a) Diagrama de bloques de un convertidor de doble rampa. b) Formas de onda respecto al tiempo.

bia de nivel alto a bajo. Con una entrada del comparador a masa, éste conmutará de un estado a otro cuando su entrada esté por encima o por debajo de 0 V. Cuando la salida del comparador se pone a nivel bajo, inhibe la puerta AND y para los impulsos de reloj. En este instante el número del contador es proporcional a la tensión de entrada analógica conocida.

El ritmo de crecimiento de la rampa depende de la constante de tiempo RC , de la resistencia y del condensador del integrador, así como de la tensión de entrada de referencia. La salida de tensión del integrador (V_{int}) puede expresarse mediante la ecuación

$$V_{int} = (V_{in} \times T_1) RC,$$

donde T_1 es el período de tiempo en que el integrador se permite cambiar hasta la tensión de referencia de entrada.

Durante el tiempo que el integrador introduce la tensión de referencia en la salida se obtiene un valor:

$$V_{in} = V_{ref} \times T_2/T_1,$$

donde T_2 es el tiempo que toma la tensión de referencia en descargar el condensador de realimentación desde el máximo valor obtenido integrando la entrada. Esto se expresa matemáticamente como:

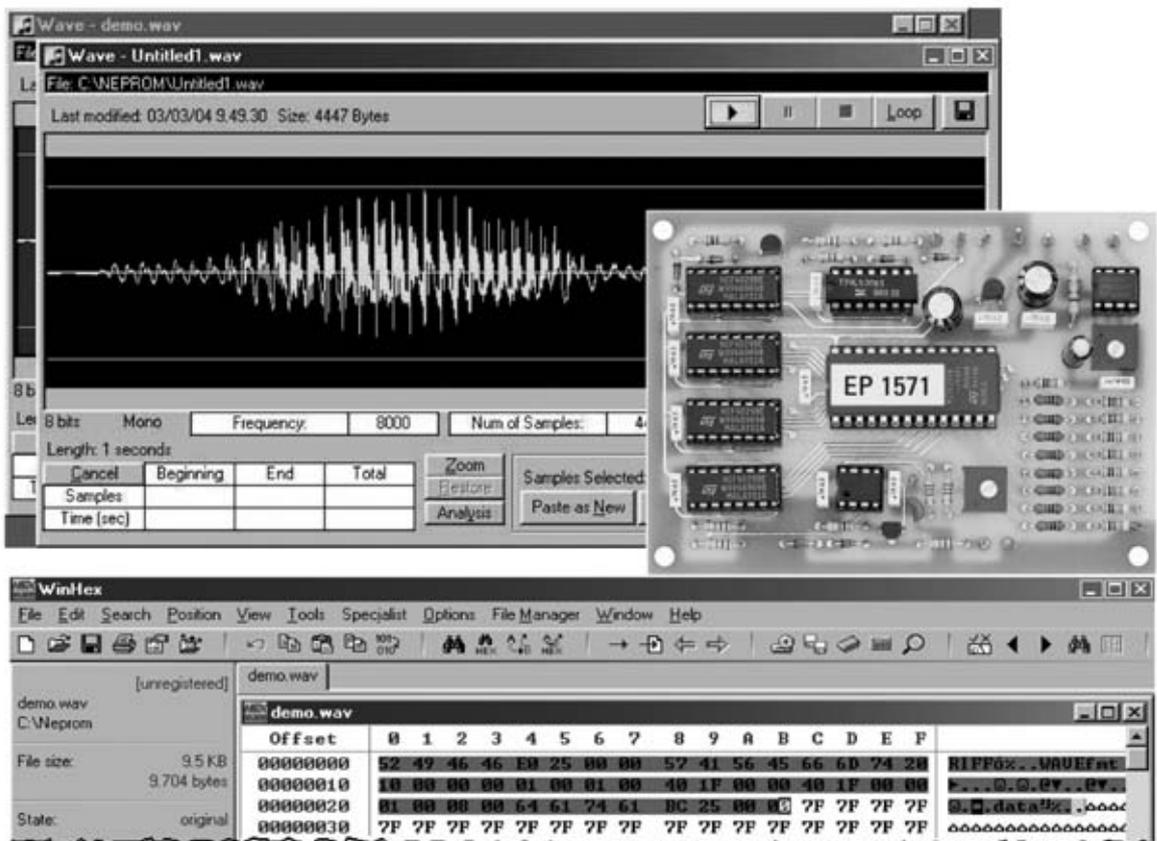
$$(V_{in} \times T_1)/RC - (V_{ref} \times T_2)/RC.$$

Reduciendo esta expresión, tenemos:

$$V_{in} = (V_{ref} \times T_2)/T_1.$$

La entrada analógica desconocida V_{in} se expresa como una relación de T_2/T_1 de la tensión de referencia.

La publicación de este artículo ha sido posible gracias a McGRAW HILL/INTERAMERICANA DE ESPAÑA S.A.U. que ha concedido permiso para publicar este extracto de su libro EQUIPOS DE SONIDO y a SONY ESPAÑA S.A., que ha cedido la información contenida en este artículo.



Quienes deseen practicar la grabación y reproducción de sonido digitalizado en EPROM a partir de los sonidos almacenados en un ordenador personal tienen a sus disposición el kit LX.1571, que permite reproducir sonidos grabados en una EPROM 27256, y el Programador para EPROM LX.1574 que incluye todo el software necesario para la grabación y edición del sonido digitalizado (consultar revistas N°239-240)